

## M68HC08 时钟发生器模块 CGM 的使用方法

许多 M68HC08 有时钟发生器模块 CGM, 它的功能是产生系统的工作时钟, 包括内部总线时钟、A/D、串行口、定时器接口模块等的工作时钟。CGM 由晶体振荡器 CGMC、锁相环和基时钟选择电路三部分组成。

晶体振荡器产生时钟 CGMXCLK, 作为锁相环的基准时钟源, 也可以作为系统的工作时钟。

### 一、晶体振荡器电路

晶体振荡器由片内反相放大器和外接的反馈网络组成, 其电路框图如图 1 所示。当 SLMOSCEN=1 或 OSCSTOPENB=1 时, 允许振荡器振荡, 产生 CGMXCLK 时钟。OSC1(相反放大器输入端)和 OSC2(反馈放大器输出端)外接的元件参考数据如表 1 所示。

GP32 也可以使用外部输入时钟作为 CMGCXCLK, 此时 OSC1 作外部时钟输入脚, 而 OSC2 浮空。

图 1

表 1 晶体振荡器外接元件参数

参数名	符号	最小	典型	最大	单位
晶体 X1 的频率	fxclk	30	32.768	100	kHz
晶振固定电容	CL	--	--	--	pF
晶振固定电容	C <sub>1</sub>	6	2xcl	40	pF
晶振微调电容	C <sub>2</sub>	6	2xcl	40	pF
反馈电阻	RB	10	10	22	MΩ
串接电阻	RS	330	330	470	kΩ

### 二、锁相环 PLL 和基时钟选择电路

PLL 是一种倍频器, 根据晶体振荡器产生的时钟 CGMXCLK 分频(分频系数可编程)信号作基准时钟, 产生一定频率的输出时钟信号 CGMVCLK。

锁相环包括压控振荡器(VCD)、基准分频器、预分频器、VCD 分频器、相位检测器、滤波器、锁相检测器等。

#### 1、锁相环控制寄存器 PCTL(\$36)

	7	6	5	4	3	2	1	0	
R	PLLIE	PLLIF	PLLON	BCS	PRE1	PRE0	VPR1	VPR0	复位后 为\$20
W		---			---	---	---	---	

- PLLIE: PLL, 中断允许位。PLLIE=1 允许中断, PLLIE=0 禁止中断;
- PLLIF: PLL, 中断标志位。当锁定位 LOCK 变化时置“1”, 若 PLLIE=1 向 CPU 请求中断; 读 PCIT 后清零 PLLIF;
- PLLON: 锁相环允许位, PLLON=1 允许, PLLON=0 禁止;
- BCS: CGM 输出时钟选择位:  
BCS=1, CGM 输出时钟 CGMOUT 为 CGMVCLK 的二分频信号;  
BCS=0 CGM 输出时钟 CGMOUT 为晶体振荡器输出时钟 CGMXCLK 的二分频信号。

• PRE1	PRE0	P	预分频系数
0	0	0	1

0	1	1	2
1	0	2	4
1	1	3	8
• VPR1	VPR0	E	VCD 电源系数
0	0	0	1
0	1	1	2
1	0	2	4
1	1	3	8

## 2、PLL 控制寄存器 PBWC(\$37)

	7	6	5	4	3	2	1	0
R W	AUTO	LOCK		0	0	0	0	---
		---	ACQ	---	---	---	---	

- AUTO=1 自动带宽控制，AUTO=0 手动带宽控制；
- LOCK(只能读)，LOCK=1 锁定，LOCK=0 未锁定；
- ACQ 方式位

ACQ=1 跟踪方式：滤波器对 VCO 输出只有较小调节作用，

ACQ=0 获取方式：滤波器对 VCO 输出有较大调节作用。

在启动时用获取方式，锁定后(LOCK=1)工作于跟踪方式。在自动方式 AUTO=1 中锁定后自动转到跟踪方式，而在手动方式中通过程序延时或查讯到 LOCK=1 后置位 ACQ 转跟踪方式。一般选自动方式。

## 3、PLL 倍率系数 N 选择寄存器 PMSH 和 PMSL

	7	6	5	4	3	2	1	0	
PMSH (\$38)	—	—	—	—	MUL11	MUL10	MUL9	MUL8	复位后 内容为\$00

	7	6	5	4	3	2	1	0	
PMSL (\$39)	MUL7	MUL6	MUL5	MUL4	MUL3	MUL2	MUL1	MUL0	复位后 内容为\$0

PMSH 和 PMSL 的值 N 确定 VCO 分频器的分频系数。

## 4、VCO 范围选择寄存器 PMRS

	7	6	5	4	3	2	1	0	
	VRS7	VRS6	VRS5	VRS4	VRS3	VRS2	VRS1	VRS0	复位后 内容为\$40

该寄存器内容确定 VCO 输出频率范围系数 L。

## 5、PLL 基时钟分频选择寄存器 PMDS(\$3B)

	7	6	5	4	3	2	1	0	
	—	—	—	—	RDS3	RDS2	RDS1	RDS0	复位后 内容为\$1

该寄存器内容确定参考时钟分频器的分频系 R。

# 三、锁相环编程方法

## 1、参数选择

① 根据应用系统的速度要求，确定内部总线时钟速率  $f_{BUS}$ ，计算出电压控制振荡器 VCO

输出时钟频率  $f_{VCLK}=4 \times f_{BUS}$ ;

② • 选 VCO 中心频率:  $f_{VRS}=(L \times 2^E) \times f_{NOM}$

$f_{NOM}=38.4\text{kHz}$ , 使  $|f_{VRS} - f_{VCLK}| \leq \frac{f_{NOM} \times 2^E}{2}$ ,  $f_{VRS}$  为  $C_{GMVCLK}$  频率,  $f_{VCLK}$  为

$C_{GMVCLK}$  频率。

• E 为 VCO 电源系数按下表选取:

$f_{VCLK}(\text{MHz})$	0-9.8304	9.8304-19.6608	19.6608-39.3216
E	0	1	2

• 计算 L 值

$$\textcircled{3} f_{VCLK} = \left(\frac{2^P \times N}{R}\right) \times f_{RCLK}$$

若  $f_{RCLK}$  为 30-32,768kHz, 取  $R=1$ 。对于外部 OSC1 输入的较高频率的时钟, 选取合适 R, 使  $f_{RCLK}/R$  为 30-100kHz。

• 选取 P, P 的取值为 0,1,2,3。

• 计算 N 值。

④ 典型参数。

表 2 PLL 典型的编程参数

$F_{BUS}(\text{MHz})$	$F_{RCLK}(\text{kHz})$	R	N	P	E	L
2	32.768	1	0F5	0	0	D1
2.4576	32.768	1	120	0	1	80
2.5	32.768	1	132	0	1	83
4.0	32.768	1	1E9	0	1	D1
4.9152	32.768	1	258	0	2	80
5.0	32.768	1	263	0	2	82
7.3728	32.768	1	384	0	2	C0
8.0	32.768	1	3D1	0	2	D0

## 2、编程步骤

①禁止 PLL: 0—PCTL;

②选择自动控制方式: \$80—PBWC;

③ $V_{PR1}$ 、 $V_{PRO}(E)$ 和 PRE1、PRE1(P)—PCTL;

④N—PMSH、PMSL, 设定分频系数 N;

⑤L—PMRS, 设定 VCD 输出频率范围系数 1;

⑥置“1”, ACQ 选择跟踪方式;

⑦置“1”, PLLON 等待锁定(LOCK=1);

⑧选择  $C_{GMVCLK}/2$  作为  $C_{GMOUT}(1—BCS)$ ;

## 四.锁相环滤波器

锁相环有一个接外部滤波器的引脚  $C_{GMXFC}$ 。该引脚的输入电平调节 VCO 输出的钟频率。锁相环电源输入端  $V_{DDA}$  和  $V_{SSA}$  应加接旁路电容。滤波电路和旁路电路紧靠  $C_{GMXFC}$  和  $V_{DDA}$ 、 $V_{SSA}$ 。

## 五.M68HC08 其他类型的时钟模块

M68HC08 系列单片机的时钟模块除了和 GP32 一样带有 PLL 产品以外,有些单片机是不带 PLL 的,其内部和外部电路结构和 GP32 是不同的。我们以 JL3 为例介绍这类不带 PLL 的单片机的钟模块。图 2 给出了 HC908JL3 的时钟电路框图,实际上它只是一个振荡器。

JL3 有两种类型振荡器(掩膜时选择使用哪一种振荡器): 石英晶体振荡器和 RC 振荡器。

石英晶体振荡器频率由外接的石英晶体或陶瓷谐振器的频率确定,可以选的最大频率为 32MHz,典型值为 10MHz。

RC 振荡器频率由外接的 RC 时间常数确定,可选频率为 9-11MHz,其典型值为 10MHz。使用 RC 振荡器时 OSC2 可以用作 PTA6I/O 线。

图 2