

# M68HC08 串行外围接口(SPI)

## 1 SPI 简介

许多 M68HC08 单片机有一个 SPI 系统，它是一个同步串行外围接口，允许 MCU 与各种外围设备以串行方式进行通信。

外围设备包括简单的 TTL 移位寄存器(用作并行输入或输出)至复杂的 LCD 显示驱动器或 A/D 转换器。

SPI 系统可直接与各个厂家生产的多种标准串行外围器件直接接口。

由于绝大多数 M68HC08 的总线不能在外部加以扩展，在片内 I/O 功能或存储器不能满足应用需要时，可使用 SPI 来扩展各种接口芯片，这是一种最方便的 M68HC08 单片机系统扩展方法。它的最大优点是只需 3~4 根数据和控制线即可扩展各种 I/O 或存储器接口器件。

M68HC08 的 SPI 有如下特点：

- 全双工三线同步传送；
- 主机或从机工作方式；
- 分开的双缓冲发送寄存器和接收寄存器；
- 四种可编程的主机频率(最高为总线频率除以 2)；
- 最高从机方式频率等于总线频率；
- 串行时种有可编程的相位和极性；
- 两个分开允许的中断  
——SPRF(SPI 接收器满)  
——SPTE(SPI 发送器空)
- 方式错标志，可产生中断；
- 溢出标志，可产生中断；
- 可编程为“线或”方式，I<sup>2</sup>C 兼容；
- 在设置为输入口时，I/O 口可设置为有上拉电阻。

## 2 SPI 结构

### 一、SPI 引脚

SPI 系统使用四个 I/O 脚，它们是串行时钟 SPSCK；主机输入/从机输出数据线 MISO；主机输出/从机输入数据线 MOSI 和低有效的从机选择线  $\overline{SS}$ 。

在不使用 SPI 系统时，这四根线可用作一般的输入线(PTD3、PTD2、PTD1、PTD0)。

#### 1. 串行数据线(MISO、MOSI)

MISO 和 MOSI 用于串行接收和发送数据，先为 MSB(高位)，后为 LSB(低位)。在 SPI 设置为主机方式时，MISO 是主机数据输入线，MOSI 是主机数据输出线。这时 SPMSTR 控制位(位于 SPCR 寄存器位 5)应由程序设置为 1 从允许主机方式。在 SPI 设置为从机方式时，MISO 变成从机数据输出线，而 MOSI 成为从机数据输入线。

#### 2. 串行时钟(SPSCK)

SPSCK 用于同步数据从 MOSI 和 MISO 的输入和输出的传送。在 SPI 设置为主机方式时，SPSCK 脚为输出；设置为从机方式时，SPSCK 脚为输入。对主机方式，SPSCK 信号由内部 MCU 总线时钟得出。在主机启动一次传送时，自动在 SPSCK 脚产生 8 个时钟。在主机和从机 SPI 器件中，SPSCK 信号的一个跳变进行数据移位，在数据稳定后的另一个跳变进行采样。主机的 SPCR 寄存器的两位 SPR1、SPR0 选择时钟速率。

### 3. 从机选择( $\overline{SS}$ )

在从机方式中， $\overline{SS}$ 脚用于使能 SPI 从机进行数据传送。在主机方式中，如“禁止方式检测”时， $\overline{SS}$ 可用作 I/O 口(PTD0)，方向由 DDRD0 控制；如“允许方式检测”时， $\overline{SS}$ 为输入口。

#### 二、SPI 结构

SPI 分频器的输入来自时钟发生模块输出的二分频，由 SPR1、SPR0 位选择 SPI 的时钟为 45 中频率之一。

##### 1. 主机方式

在主机方式中，CPU 向发送数据寄存器写入数据字节时，如移位寄存器为空，则该字节立即传送至移位寄存器，并由串行时钟所控制从 MOSI 脚串行移位输出至从机器件，同时置位 SPI 发送器空标志(SPTE)。在这同时，从机送来的数据字节从 MISO 脚移位输入。在接收完成后，置位接收器满标志(SPRF)，并把接收到的字节从移位寄存器传送到接收数据寄存器。

##### 2. 从机方式

在从机方式中，SPSCK 脚为输入。从机等待主机发来的  $\overline{SS}$  脚低电平和 SPSCK 脚上的时钟输入，从 MOSI 接收数据输入移位寄存器。在接收完一个字节时，传送至接收数据寄存器，并置位 SPRF 位。为防止溢出，从机软件在接收完另一个字节前必须读出接收数据寄存器内容，否则会产生溢出。当主机启动从机发送时，从机移位寄存器的数据从 MISO 移位输出(MISO 仅在  $\overline{SS}=0$  时为输出状态)。从机可先向发送数据寄存器写入需发送的数据，从而可在接收主机的数据字节时，把该写入数据自动传送至主机。

在从机方式中，SPSCK 时钟取决于外部主机，它的最高频率可等于总线频率，它不受 SPI 波特率控制位的控制。

#### 三、时钟相位和极性控制

软件可选择 SPSCK 的 4 种相位和极性的组合。其中 CPOL 选择时钟极性(高有效或低有效)，它与发送格式无关。而时钟相位 CPHA 控制两种发送格式。对于主、从机通信，时钟相位和极性必须相同。

##### 1. CPHA=0 的发送格式

图 1 为 CPHA=0 的发送格式。图中 SPSCK 有两种波形；一种为 CPOL=0，一种为 CPOL=1。对 CPHA=0， $\overline{SS}$  下跳用于启动从机数据发送，而第一个 SPSCK 跳变捕捉最高位。

在一次 SPI 传送完毕，从机的  $\overline{SS}$  脚必须返回高电平。

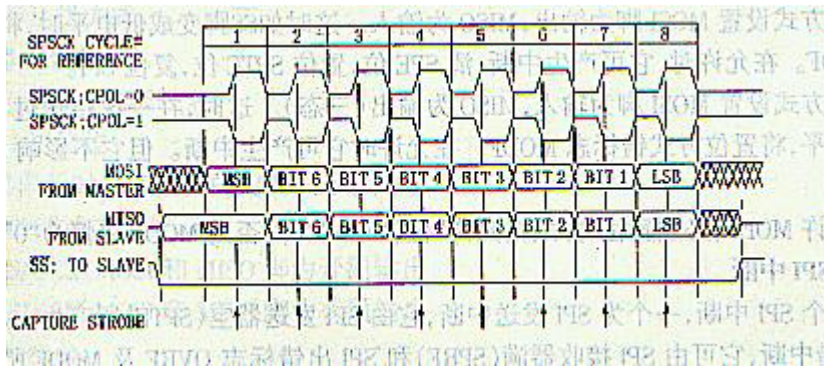


图 1

## 2. CPHA=1 的发送格式

图 2 为 CPHA=1 的发送格式。这时，主机在 SPSCCK 的第一个跳变开始驱动 MOSI，从机应用它来启动数据发送。在连结几次 SPI 传送期间，从机的  $\overline{SS}$  脚可保持为低电平。

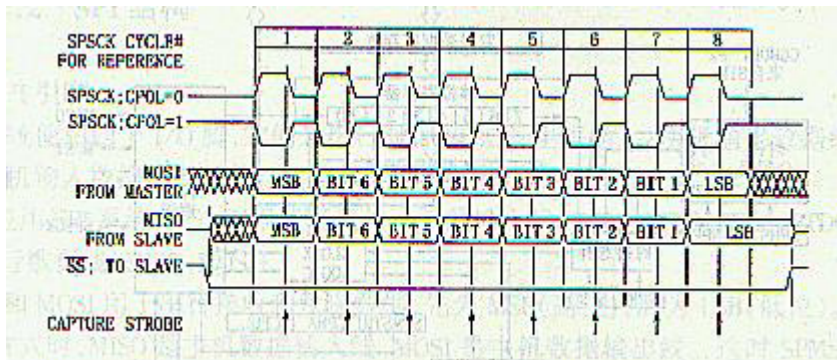


图 2

## 四、出错条件

SPI 有两种出错情况：

### 1. 溢出

在接收数据寄存器已有一个数据 (SPRF=1) 未读走，移位寄存器又收到一个新字节时，置位溢出标志 (OVRF)。这时丢失新的字节，可读出旧的数据。在允许时，OVRF 可产生中断。

注意：1：如发生了 SPI 溢出，必须读出 SPSCR，再读出 SPDR，以清零 OVRF。否则将不会再产生新的 SPRF。

注意 2：有可能在读出 SPSCR 和 SPDR 之间发生溢出，这时读出 SPSCR 时 OVRF 未复位，这可能引起丢失以后的新字节。为防止这种情况，可在读出 SPDR 后，再读出 SPSCR 来检查 OVRF 位。也可允许 SPI 溢出中断来处理溢出情况。

### 2. 方式错

主机方式设置 MOSI 脚为输出，MISO 为输入。这时如  $\overline{SS}$  脚变成低电平时，将置位方式错标志 MODF。在允许时，它可产生中断，清 SPE 位，置位 SPTE 位，复位 SPI。

从机方式设置 MOSI 脚为输入，MISO 为输出(三态)。这时，在一次传送过程中，如  $\overline{SS}$  脚变成高电平，将置位方式错标志 MODF。在允许时它可产生中断。但它不影响 SPE 位和

SPI 状态。

为允许 MODF，必须置位“方式错允许”位(MODFEN)，否则 MODF 将恒为“0”。

#### 五、SPI 中断

有两个 SPI 中断，一个为 SPI 发送中断，它由 SPI 发送器空(SPTE)所产生。另一个为 SPI 接收/出错中断，它可由 SPI 接收器满(SPRF)和 SPI 出错标志 OVRF 及 MODF 所产生。共有 3 个中断允许位来分别允许这 3 种中断。

#### 六、SPI 复位

系统复位全面复位 SPI。在工 SPI 允许位(SPE)为 0 时，部分复位 SPI，包括：

- 置位 SPTE 标志；
- 停止正在进行的发送；
- 清“0”移位寄存器；
- 清除 SPI 状态计数器；
- SPI 脚设置为通用 I/O 口；

以下仅由系统复位所复位：

- SPCR 寄存器的控制位；
- SPSCR 寄存器的控制位；
- 状态标志 SPRF、OVRF 和 MODF。

### 3 SPI 寄存器

#### 一、SPI 控制寄存器 SPCR

除了 DMAS 位外，SPCR 的各位均可读/写。

注：在设置 CPOL 和 CPHA 前，应先置 SPE=0。

SPRIE——SPI 接收中断允许：

1=允许 SPRF 产生中断

0=禁止 SPRF 产生中断

DMAS——DMA 选择位：

对于无 DMA 功能的 M68HC08 单片机，它只可读出，并恒为“0”。对有 DMA 功能的 M68HC08 单片机，DMAS=“1”，允许 SPRF 和 SPTE 的 DMA 服务请求。

SPMSTR——SP 主机位：

1=设置为主机方式

0=设置为从机方式

CPOL——时钟极性位：

这位决定 SPSCCK 的极性。

CPHA——时钟相位位：这位控制串行时钟和数据的定时关系。

SPWOM——SPI 线或方式位：

1=设置 SPSCCK、MOSI 和 MISO 脚为开漏输出

0=设置 SPSCCK、MOSI 和 MISO 脚为普通输出

SPE——允许 SPI 位：

1=允许 SPI 系统

0=禁止 SPI 系统

SPTIE——SPI 发送中断允许位：

1=允许 SPTE 中断

0=禁止 SPTE 中断

## 二.SPI 状态控制寄存器

SPSCR 寄存器的 ERRIE、MODFEN、SPR1、SPR0 为可读/写位，而 SPRF、OVRF、MODF、SPTE 是只可读位。

SPRF——SPI 接收器满标志：

SPRF 在数据从移位寄存器传至接收数据寄存器时置位。在 SPRIE=“1”时可产生中断。在 SPRF 置位时读出 SPSCR，再读出 SPI 数据寄存器，使清“0”SPRF。

1=接收数据寄存器满

0=接收数据寄存器空

ERRIE——“允许出错中断”标志位：

1=允许 MODF 和 OVRF 出错中断

0=禁止 MODF 和 OVRF 出错中断

OVRF——“溢出”标志：

在软件示读出接收数据寄存器的数据时，移位寄存器又收到下一个字节。在 OVRF 置位时读出 SPSCR，再读出 SPDR，使 OVRF 清“0”。

1=数据接收时发生溢出

0=数据接收时没发生溢出

MODF——“方式错”标志：

在主机方式置位 MODFEN 位时， $\overline{SS}$  脚变成 0 时置位 MODF。在从机方式置位 MODFEN 位时，正在传送  $\overline{SS}$  脚变高时置位 MODF。在 MODF 置位时读出 SPSCR，再写入 SPDR，使 MODF 清“0”

1= $\overline{SS}$  脚发生不正常电平

0= $\overline{SS}$  脚电平正常

SPTE——SPI “发送器空”标志：

一个字节从发送数据寄存器传送至移位寄存器时置位 SPTE。允许时可产生中断。向 SPI 数据寄存器写入数据时使 SPTE 位清“0”。

1=发送数据寄存器为空

0=发送数据寄存器不空

MODFEN——“方式错允许”位：

它允许方式错检测功能。在主机方式，MODFEN=0，允许  $\overline{SS}$  脚用作通用 I/O 口(PTDO)。

在 MODFEN=1 时，允许方式错检测功能。(这时  $\overline{SS}$  脚为输入)

SPR1 和 SPR0——SPI 波特率选择位：

在主机方式，它们选择 4 种分频率之一，见表 5-4。

(注：在设置 CPOL、CPHA 和 SPR1、SPR0 时，应先置 SPE=0)。

实际的 SPI 波特率可按下式计算：

$$\text{波特率: } \frac{CGMOUT}{2 \times BD}$$

式中 CGMOUT 为时钟发生器模块(CGM)的基本时钟输出, BD 为波特率分频率。

### 三、SPI 数据寄存器 SPDR

SPI 数据寄存器包括只可读出的接收数据寄存器和只可写入的发送数据寄存器。写入 SPDR 则访问发送数据寄存器; 读出 SPDR 是访问接收数据寄存器。

## 4 使用方法

### 一、硬件连接方法

在把 SPI 与一片串行 I/O 扩展芯片(或几片相同芯片串联)相连时, 只需按要求连接 SPI 的 SPSCK、MOSI、MISO 三根线。

对于有些串行 I/O 扩展芯片, 它们有 CS 输入端, 这时这些“片选”输入一般有同步串行通信的功能, 无效时复位芯片的串行接口, 有效时初始化串行传送。有的芯片的 CS 的从低到高的跳变还是把移位数据打入并行寄存器或内部操作启动信号。因此, 对于这些芯片, 虽然只在 SPI 上扩展一片芯片, 也另外用一根 I/O 口来控制它们的片选输入。

在把 SPI 与几种不同的 I/O 扩展芯片(或几片相同的芯片并联)相连时, 必须使用每片芯片的允许控制线。(可用 MCU 的输出线来实现)。这时, 应注意这些串行 I/O 扩展芯片的特性, 特别是输入、输出的特性:

(1)输入芯片的串行数据输出是否带三态控制允许。即是可控制在允许(选中)这片芯片时, 才打开输出门。而平时这芯片的输出端应处于浮空状态。如果有某片 I/O 扩展芯片的串行数据输出没有三态控制, 则要么在外部加三态门和相应的控制端, 要么在 MCU 的 MISO 端只扩展这一片输入芯片。

(2)输出芯片的串行数据输入是否有“允许控制”端, 即是否可控制仅在允许这片芯片时, SPSCK 上的脉冲才能把串行数据移入该芯片; 而禁止该芯片时, SPSCK 上的脉冲应对该芯片的工作无影响。

如果有某片 I/O 扩展芯片的串行时钟无允许控制端, 则要么在外部用门电路对 SPSCK 进行控制后才加至该芯片的时钟输入端, 要么在 SPI 上只扩展这一片芯片, 不能再接其他芯片(包括输入和输出芯片)。

在控制是 SPSCK 时, 如 SPSCK 平时为 0(即 CPOL=0), 则应用与门加以控制; 如 SPSCK 平时为 1(即 CPOL=1), 则应用或门加以控制。

### 二、编程编程方法

1. 初始化

SPI 在使用前必须加以初始化。初始化操作主要是将控制字输入 SPCR 和 SPSCR。

(1)置 MSTR=1, 以置 MCU 为主机方式, 对 I/O 扩展来说, 这是必须的。

(2)置 SPR1 和 SPR0 为适当值, 以使 SPI 时钟(SPSCK)能满足所有扩展的 I/O 芯片的时钟要求。对 M68HC08, 在总线频率为 8MHz 时, 最高的 SPI 时钟频率为 4MHz, 完成一次串行数据传送约需 2ms。

(3)置 CPOL 和 CPHA 为适当值, 以使 SPI 时序能满足所有串行 I/O 扩展芯片的时序要求。其中主要应考虑 I/O 扩展芯片是在 SCK 上升沿还是下降沿移入(或移出)数据。对一般的 D 触发器类型的扩展芯片, 均是在 SCK 上升沿移入和移出数据。这样, 对于输入芯片(如 74HC165、166、589 等), 应选择 MCU 在下降沿采样输入数据的方式。即可选 CPOL=0, CPHA=1。

对于输出芯片(如 74HC164、595 等), 应选择 MCU 在上升沿前半周(V 邓下降沿)输出数据的方式, 即可选 CPOL=0, CPHA=0 或 CPOL=1, CPHA=1。

对于需同时扩展这两种芯片，则应置 CPHA=1, CPOL=1, 同时在输入芯片的时钟输入端前加一个反相器，而输出芯片的时钟输入端则直接接 SPSCCK。

对于一些特殊的串行 I/O 扩展芯片，如串行 A/D、D/A 芯片，串行时钟芯片，串行 EEPROM，串行 LCD、LED 驱动芯片等，应根据它们的特性选择适当的 CPOL 和 CPHA，方法同前。

(4)按是否使用 SPI 中断来决定使 SPIE=0 还是 1。一般情况下，对主机方式的 SPI，均采用程序询问方式，特别是在 SPI 时钟速率较高时更应如此。对从机方式的 SPI，应采用中断方式，因为这时的串行发送由外部主机启动。

## 2. 传送方法

在对 SPSCR 和 SPSCR 进行初始化后，可进行数据传送。对每次数据传送，需执行四个操作：

(1)“允许”指定的从件，这一般用清零(对低电平有效的器件)或置位(对高电平有效的器件)接至该器件的“允许输出”线实现。

(2)向 SPDR 写入需发送的数据(或地址、命令等)，以启动数据传送。对单独接收数据的场合，也需向 SPDR 执行写入操作(写入什么数据无关紧要)以启动数据的传送。

(3)等待 SPRF 等于 1。在传送完成前不能清除从器件的“允许”信号。

(4)“禁止”器件，即清除从器件的“允许”信号(置位或清零允许输出控制端)。在执行串行数据输入场合，可以用读出 SPDR 中的输入数据来实现。

对于多字节连结发送的场合，在第(3)步时，在等待 SPTE 等于 1 时，可再写入数据(转(2))。直至多字节发送完成。

## 三、SPI 使用举例

下面以在 M68HC08 上用 SPI 扩展两个 8 位并行 I/O 口为例，说明 SPI 的使用方法。

图 3 为在 M68HC08 单片机的 SPI 上串行扩展两片 27HC164 的硬件的连接方法。图中两片 74HC164 采用串连方法，两片芯片的移位时钟接 SPSCCK，第一片的数据输入接 MOSI，第二片的数据输入接第一片的第 8 个寄存器输出。这时 MISO 没有用， $\overline{SS}$  可用作一般 I/O 口。74HC164 无“允许”端，执行写入 SPDR，数据将移入第一片 74HC164，而原第一片 74HC164 的数据移入第二片芯片。

注意，采用 74HC164 扩展并行 I/O 口时，在执行串行传送时，输出数据有波动。它只适用于 LED 显示等场合，不适用其他输出场合。为防止输出数据的波动，可采用 74HC595。在 SPI 上还可扩展其他芯片，MISO 可用于输入芯片的串行数据输入。

在输出数据时，可先置 PTD0 为零，然后执行两次 SPI 发送。在第二次的 SPRF=1 时，置 PTD0 为高。这时 RCLK 的上跳沿把两片 74HC595 移位寄存器的内容传送到 8 位输出寄存器输出。

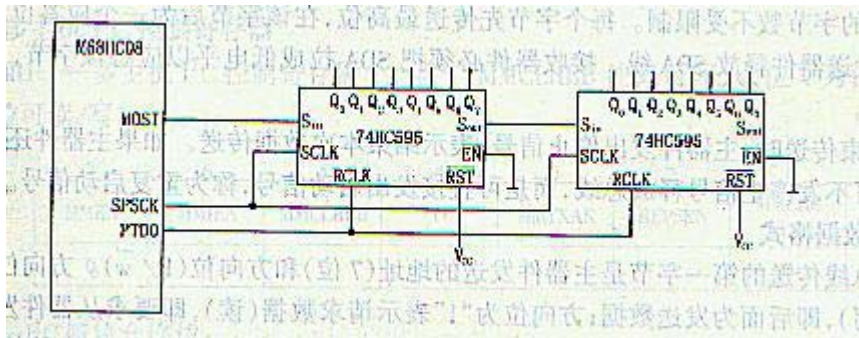


图 3

